

NOM :
 Prénom :
 Groupe :

Feuille de réponse n°1

Exercice 1

On donne les expressions

$$S_1 = \overline{(A+B)} \cdot (\overline{A+B}) \cdot (\overline{D+C})$$

$$S_2 = (\overline{B} \cdot C \cdot \overline{D}) + (\overline{D} \cdot B \cdot A) + (\overline{D} \cdot A)$$

Remplir les tableaux de Karnaugh correspondants

BA DC	00	01	11	10
00				
01				
11				
10				

S₁

BA DC	00	01	11	10
00				
01				
11				
10				

S₂

Donner les formes simplifiées disjonctives correspondantes

Réponse :

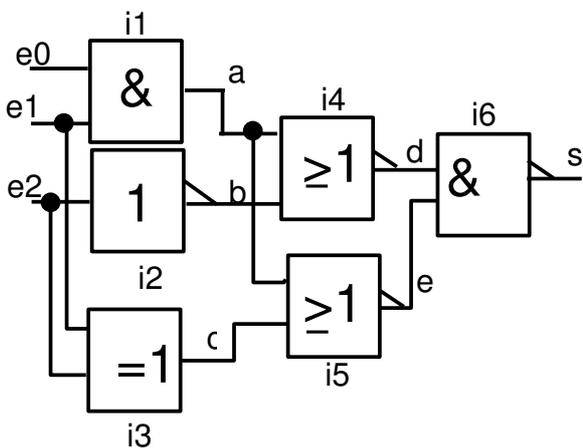
S₁ =

Réponse :

S₂ =

Exercice 2

On donne le schéma et le programme VHDL (**écriture structurée**) correspondant



```

-- Commentaire VHDL
ENTITY Exo2 IS
PORT(e0,e1,e2 : IN BIT;

      s : OUT BIT);
END Exo2;
ARCHITECTURE AExo2 OF Exo2 IS
SIGNAL a,b,c,d,e : BIT;
BEGIN
  i1:et PORT MAP(e0,e1,a);
  i2:inverseur PORT MAP(e2,b);
  i3:ou_ex PORT MAP(e1,e2,c);
  i4:ou_non PORT MAP(a,b,d);
  i5:ou_non PORT MAP(a,c,e);
  i6:et_non PORT MAP(d,e,s);
END Aexo2;
                
```

1°) Remplir le tableau de Karnaugh pour s=f(e0,e1,e2)

e1 e0	00	01	11	10
e2 0				
1				

s

Feuille de réponse n°2

2°) En déduire la forme disjonctive simplifiée

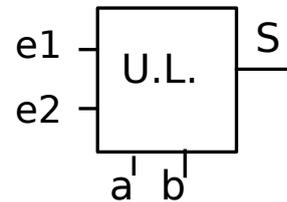
Réponse :

3°) En déduire un schéma en ET-NON (NANDs) avec des ET-NON à nombre d'entrées limité à deux.

Réponse :

Exercice 3

On veut réaliser une unité logique programmable dont le schéma fonctionnel est donné ci-contre. Son fonctionnement est décrit par la table SI-ALORS détaillée ci-dessous



SI		ALORS
b	a	$S = f(e1, e2)$
0	0	$e1 \cdot e2$
0	1	$e1 \oplus e2$
1	0	$e1 \odot e2$
1	1	$e1 + e2$

1°) Donner l'équation de $S = f(a, b, e1, e2)$ sous **forme disjonctive**.

Réponse :

2°) remplir le tableau de Karnaugh ci-après correspondant à $S = f(a, b, e1, e2)$.

		ba			
		00	01	11	10
e2 e1	00				
	01				
	11				
	10				
					S

3°) En déduire une équation simplifiée sous forme conjonctive.

Réponse :

NOM :

Prénom :
 Groupe :

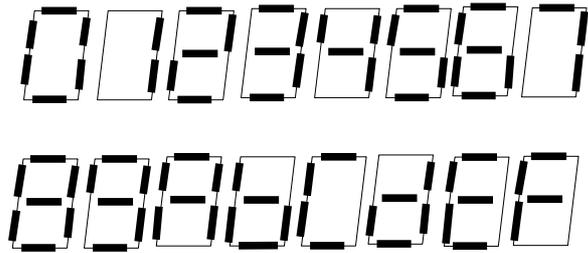
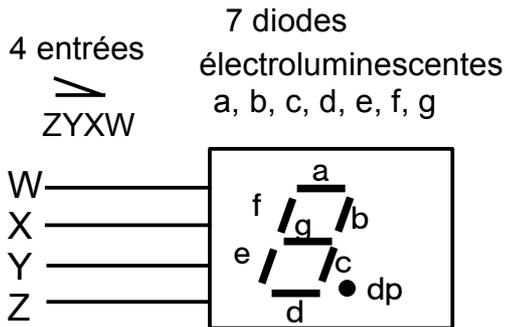
Feuille de réponse n°3

4°) Combien de portes OU-NON faut-il pour un schéma trois couches et nombre d'entrées illimité (schéma non demandé).

Réponse :

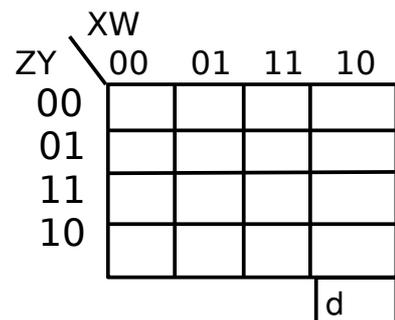
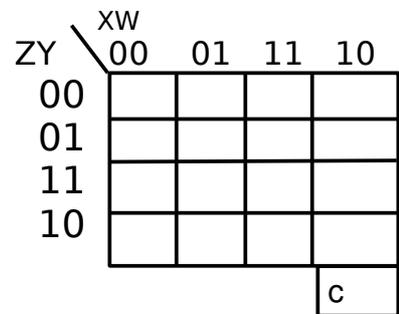
Exercice 4

On désire réaliser un transcodeur vers un afficheur sept segments. On rappelle à gauche la convention sur le nom des segments et à droite ce que l'on désire afficher pour les entrées variant de $(0000)_2$ à $(1111)_2$



1°) Remplir la table de vérité pour les sorties c et d puis par la représentation de Karnaugh, rechercher leur équation simplifiée.

Z	Y	X	W	c	d
0	0	0	0		
0	0	0	1		
0	0	1	0		
0	0	1	1		
0	1	0	0		
0	1	0	1		
0	1	1	0		
0	1	1	1		
1	0	0	0		
1	0	0	1		
1	0	1	0		
1	0	1	1		
1	1	0	0		
1	1	0	1		
1	1	1	0		
1	1	1	1		



Feuille de réponse n°4

1°) (suite)

Réponses (formes disjonctives simplifiées) :**c=****d=**

SI			ALORS
Y	X	W	$c = f(Z)$
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

2°) Remplir la table de vérité généralisée pour la sortie c.

3°) Implanter, ci-dessous, la sortie c en sortie d'un multiplexeur 8/1 en précisant l'affectation des variables Z, Y, X et W sur les entrées A, B, C et D_i .**Réponse :**